

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-329213
 (43)Date of publication of application : 30.11.1999

(51)Int.CI. H01J 1/30
 H01J 9/02
 H01J 19/24
 H01J 21/04
 H01J 21/10
 H01J 29/04
 H01J 31/12

(21)Application number : 10-272340 (71)Applicant : MATSUSHITA ELECTRIC WORKS LTD
 (22)Date of filing : 25.09.1998 (72)Inventor : KOMODA TAKUYA
 KOSHIDA NOBUYOSHI

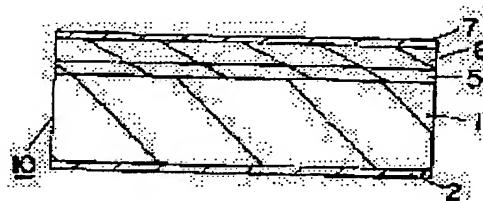
(30)Priority
 Priority number : 09297108 Priority date : 29.10.1997 Priority country : JP
 10 65592 16.03.1998 JP

(54) FIELD EMISSION TYPE ELECTRON SOURCE AND ITS MANUFACTURE, AND PLANAR LIGHT-EMITTING DEVICE, DISPLAY DEVICE AND SOLID VACUUM DEVICE THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an inexpensive field emission type electron source which enables stable and efficient emission of electrons.

SOLUTION: A rapidly heat-oxidized porous poly-silicon layer 6 is formed on the front face of an N-type silicon substrate 1 which is a conductive substrate, and a gold thin film 7 which is a metal thin film is formed on the rapidly heat-oxidized porous poly-silicon layer 6. An ohmic electrode 2 is formed on the rear face of the N-type silicon substrate 1. Voltage is impressed between the gold thin film 7 and the ohmic electrode 2 with the gold thin film 7 which is a positive electrode with respect to the N-type silicon substrate 1, thereby the electrons injected from the N-type silicon substrate 1 into the rapidly heat- oxidized porous poly-silicon layer 6 are emitted through the gold thin film 7.



LEGAL STATUS

[Date of request for examination] 05.10.1998
 [Date of sending the examiner's decision of rejection]
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
 [Date of final disposal for application]
 [Patent number] 2987140

[Date of registration] 01.10.1999

[Number of appeal against examiner's decision of
rejection]

[Date of requesting appeal against examiner's decision of
rejection]

[Date of extinction of right]

Copyright (C) 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-329213

(43)公開日 平成11年(1999)11月30日

(51)Int.Cl.⁸
H 01 J 1/30
9/02
19/24
21/04
21/10

識別記号

F I
H 01 J 1/30
9/02
19/24
21/04
21/10

M
M

審査請求 有 請求項の数14 O.L (全 17 頁) 最終頁に続く

(21)出願番号 特願平10-272340
(22)出願日 平成10年(1998)9月25日
(31)優先権主張番号 特願平9-297108
(32)優先日 平9(1997)10月29日
(33)優先権主張国 日本 (JP)
(31)優先権主張番号 特願平10-65592
(32)優先日 平10(1998)3月16日
(33)優先権主張国 日本 (JP)

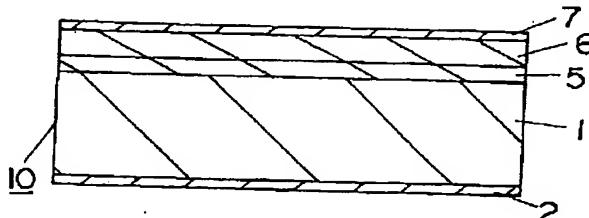
(71)出願人 000005832
松下電工株式会社
大阪府門真市大字門真1048番地
(72)発明者 萩田 卓哉
大阪府門真市大字門真1048番地松下電工株
式会社内
(72)発明者 越田 信義
東京都小平市上水本町6-5-10-203
(74)代理人 弁理士 西川 恵清 (外1名)

(54)【発明の名称】 電界放射型電子源およびその製造方法および平面発光装置およびディスプレイ装置および固体真空デバイス

(57)【要約】

【課題】電子を安定して高効率で放出できる低コストの電界放射型電子源を提供する。

【解決手段】導電性基板たるn形シリコン基板1の表面側に急速熱酸化された多孔質ポリシリコン層6が形成され、急速熱酸化された多孔質ポリシリコン層6上に金属薄膜たる金薄膜7が形成されている。n形シリコン基板1の裏面にはオーミック電極2が形成されている。金薄膜7をn形シリコン基板1に対して正極として金薄膜7とオーミック電極2との間に電圧を印加することにより、n形シリコン基板1から急速熱酸化された多孔質ポリシリコン層6に注入された電子が金薄膜7を通して放出される。



1 n形シリコン基板
2 オーミック電極
5 急速熱酸化されたポリシリコン層
6 急速熱酸化された多孔質ポリシリコン層
7 金薄膜
10 電界放射型電子源

【特許請求の範囲】

【請求項1】 導電性基板と、導電性基板の一表面側に形成され酸化されたナノメータ単位の構造を有する多孔質のポリシリコン層と、該多孔質のポリシリコン層上に形成された金属薄膜とを備え、金属薄膜を導電性基板に対して正極として電圧を印加することにより金属薄膜を通して電子線を放射することを特徴とする電界放射型電子源。

【請求項2】 導電性基板と、導電性基板の一表面側に形成され窒化されたナノメータ単位の構造を有する多孔質のポリシリコン層と、該多孔質のポリシリコン層上に形成された金属薄膜とを備え、金属薄膜を導電性基板に対して正極として電圧を印加することにより金属薄膜を通して電子線を放射することを特徴とする電界放射型電子源。

【請求項3】 上記多孔質のポリシリコン層は、多孔度の高いポリシリコン層と多孔度の低いポリシリコン層とが交互に積層された層であることを特徴とする請求項1または請求項2記載の電界放射型電子源。

【請求項4】 上記多孔質のポリシリコン層は、厚み方向に多孔度が連続的に変化した層であることを特徴とする請求項1または請求項2記載の電界放射型電子源。

【請求項5】 上記多孔質のポリシリコン層は、表面側に比べて導電性基板側の多孔度が高くなるように厚み方向に多孔度が連続的に変化した層であることを特徴とする請求項1または請求項2記載の電界放射型電子源。

【請求項6】 上記ポリシリコン層は、ノンドープのポリシリコン層であることを特徴とする請求項1乃至請求項5のいずれかに記載の電界放射型電子源。

【請求項7】 導電性基板は、一表面に導電性薄膜が形成された基板からなることを特徴とする請求項1乃至請求項6のいずれかに記載の電界放射型電子源。

【請求項8】 請求項1記載の電界放射型電子源の製造方法であって、導電性基板上にポリシリコン層を形成し、ポリシリコン層を多孔質化し、多孔質化されたポリシリコン層を酸化し、酸化された多孔質のポリシリコン層上に金属薄膜よりなる電極を形成することを特徴とする電界放射型電子源の製造方法。

【請求項9】 請求項2記載の電界放射型電子源の製造方法であって、導電性基板上にポリシリコン層を形成し、ポリシリコン層を多孔質化し、多孔質化されたポリシリコン層を窒化し、窒化された多孔質のポリシリコン層上に金属薄膜よりなる電極を形成することを特徴とする電界放射型電子源の製造方法。

【請求項10】 上記ポリシリコン層の多孔質化にあたっては、多孔度の高いポリシリコン層と多孔度の低いポリシリコン層とが交互に積層されるように多孔質化の条件を変化させることを特徴とする請求項8または請求項9記載の電界放射型電子源の製造方法。

【請求項11】 上記ポリシリコン層の多孔質化にあた

っては、表面側に比べて導電性基板側の多孔度が高くなり厚み方向に多孔度が連続的に変化するようによ多孔質化の条件を変化させることを特徴とする請求項8または請求項9記載の電界放射型電子源の製造方法。

【請求項12】 請求項1乃至請求項7のいずれかに記載の電界放射型電子源と、上記金属薄膜に對向配置される透明電極とを備え、上記電子線により可視光を発光する蛍光体が上記透明電極に設けられて成ることを特徴とする平面発光装置。

10 【請求項13】 請求項1乃至請求項7のいずれかに記載の電界放射型電子源をマトリクス状に構成し、各電界放射型電子源に印加する上記電圧をそれぞれ制御する手段と、上記金属薄膜に對向配置される透明電極とを備え、上記電子線により可視光を発光する蛍光体が上記透明電極に設けられて成ることを特徴とするディスプレイ装置。

【請求項14】 少なくとも請求項1乃至請求項7のいずれかに記載の電界放射型電子源と陽極とが真空容器中に配設されて成ることを特徴とする固体真空デバイス。

20 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体材料を用いて電界放射により電子線を放射するようにした電界放射型電子源およびその製造方法、および電界放射型電子源を利用した平面発光装置およびディスプレイ装置および固体真空デバイスに関するものである。

【0002】

【従来の技術】 従来より、電界放射型電子源として、例えば米国特許3665241号などに開示されているいわゆるスピント(Spindt)型電極と呼ばれるものがある。このスピント型電極は、微小な三角錐状のエミッタチップを多数配置した基板と、エミッタチップの先端部を露出させる放射孔を有するとともにエミッタチップに對して絶縁された形で配置されたゲート層とを備え、真空中にエミッタチップをゲート層に対して負極として高電圧を印加することにより、エミッタチップの先端から放射孔を通して電子線を放射するものである。

【0003】 しかしながら、スピント型電極は、製造プロセスが複雑であるとともに、多数の三角錐状のエミッタチップを精度良く構成することが難しく、例えば平面発光装置やディスプレイなどへ応用する場合に大面積化が難しいという問題があった。また、スピント型電極は、電界がエミッタチップの先端に集中するので、エミッタチップの先端の周りの真空度が低くて残留ガスが存在するような場合、放射された電子によって残留ガスがプラスイオンにイオン化され、プラスイオンがエミッタチップの先端に衝突するから、エミッタチップの先端がダメージ(例えば、イオン衝撃による損傷)を受け、放射される電子の電流密度や効率などが不安定になったり、エミッタチップの寿命が短くなってしまうという問題

題が生じる。したがって、スピント型電極では、この種の問題の発生を防ぐために、高真空（約 10^{-5} Pa ～ 約 10^{-6} Pa）で使用する必要があり、コストが高くなるとともに、取扱いが面倒になるという不具合があった。

【0004】この種の不具合を改善するために、MIM (Metal Insulator Metal) 方式や MOS (Metal Oxide Semiconductor) 型の電界放射型電子源が提案されている。前者は金属-絶縁膜-金属、後者は金属-酸化膜-半導体の積層構造を有する平面型の電界放射型電子源である。しかしながら、このタイプの電界放射型電子源において電子の放射効率を高めるためには（多くの電子を放射させるためには）、上記絶縁膜や上記酸化膜の膜厚を薄くする必要があるが、上記絶縁膜や上記酸化膜の膜厚を薄くしすぎると、上記積層構造の上下の電極間に電圧を印加した時に絶縁破壊を起こす恐れがあり、このような絶縁破壊を防止するためには上記絶縁膜や上記酸化膜の膜厚の薄膜化に制約があるので、電子の放出効率（引き出し効率）をあまり高くできないという不具合があった。

【0005】また、近年では、特開平8-250766号公報に開示されているように、シリコン基板などの単結晶の半導体基板を用い、その半導体基板の一表面を陽極酸化することにより多孔質半導体層（例えば、ポーラスシリコン層）を形成して、その多孔質半導体層上に金属薄膜を形成し、半導体基板と金属薄膜との間に電圧を印加して電子を放射させるように構成した電界放射型電子源（半導体冷電子放出素子）が提案されている。

【0006】また、特開平9-259795号公報には、上記特開平8-250766号公報に開示されている構成の電界放射型電子源（半導体冷電子放出素子）を有する冷電子放出表示装置が提案されている。なお、この冷電子放出表示装置においては、単結晶シリコン基板の [100] 方向が表面に垂直に配向していることが、ポーラスシリコン層の電子放出効率の点で好ましいとされている。この理由としては、単結晶シリコンの (100) 基板を陽極酸化すると、表面から深さ数 μ m にわたりて孔が形成され、孔およびシリコン結晶が表面に垂直に配向するからであると推定されている。

【0007】

【発明が解決しようとする課題】しかしながら、上述の特開平8-250766号公報に記載の電界放射型電子源では、基板が半導体基板に限られるので、大面積化やコストダウン化が難しいという不具合がある。また、特開平8-250766号公報および特開平9-259795号公報に記載の電界放射型電子源では電子放出時にいわゆるポッピング現象が生じやすく、放出電子量にむらが起こりやすいので、平面発光装置やディスプレイ装置などに応用すると、発光むらができてしまうという不具合がある。

【0008】本発明は上記事由に鑑みて為されたもので

あり、その目的は、電子を安定して高効率で放出できる低成本の電界放射型電子源およびその製造方法および平面発光装置およびディスプレイ装置および固体真空デバイスを提供することにある。

【0009】

【課題を解決するための手段】請求項1の発明は、上記目的を達成するために、導電性基板と、導電性基板の一表面側に形成され酸化されたナノメータ単位の構造を有する多孔質のポリシリコン層と、該多孔質のポリシリコン層上に形成された金属薄膜とを備え、金属薄膜を導電性基板に対して正極として電圧を印加することにより金属薄膜を通して電子線を放射することを特徴とするものであり、電子放出特性の真空度依存性が小さく且つ電子放出時にポッピング現象が発生せず安定して高効率で電子を放出することができ、また、導電性基板として単結晶シリコン基板などの半導体基板の他にガラス基板などに導電性膜を形成した基板などを使用することもできるので、従来のように半導体基板を多孔質化した多孔質半導体層を利用する場合やスピント型電極に比べて、電子源の大面積化及び低コスト化が可能になる。

【0010】請求項2の発明は、導電性基板と、導電性基板の一表面側に形成され窒化されたナノメータ単位の構造を有する多孔質のポリシリコン層と、該多孔質のポリシリコン層上に形成された金属薄膜とを備え、金属薄膜を導電性基板に対して正極として電圧を印加することにより金属薄膜を通して電子線を放射することを特徴とするものであり、電子放出特性の真空度依存性が小さく且つ電子放出時にポッピング現象が発生せず安定して高効率で電子を放出することができ、また、導電性基板として単結晶シリコン基板などの半導体基板の他にガラス基板などに導電性膜を形成した基板などを使用することもできるので、従来のように半導体基板を多孔質化した多孔質半導体層を利用する場合やスピント型電極に比べて、電子源の大面積化及び低コスト化が可能になる。

【0011】請求項3の発明は、請求項1または請求項2の発明において、上記多孔質のポリシリコン層は、多孔度の高いポリシリコン層と多孔度の低いポリシリコン層とが交互に積層された層であることを特徴とする。

【0012】請求項4の発明は、請求項1または請求項2の発明において、上記多孔質のポリシリコン層は、厚み方向に多孔度が連続的に変化した層であることを特徴とする。

【0013】請求項5の発明は、請求項1または請求項2の発明において、上記多孔質のポリシリコン層は、表面側に比べて導電性基板側の多孔度が高くなるように厚み方向に多孔度が連続的に変化した層であることを特徴とする。

【0014】請求項6の発明は、請求項1乃至請求項5の発明において、上記ポリシリコン層が、ノンドープのポリシリコン層なので、酸化または窒化された多孔質の

ポリシリコン層が半絶縁性となり、上記電圧を印加することにより該多孔質のポリシリコン層が強電界となって、導電性基板側から該多孔質のポリシリコン層に注入された電子がドリフトして該多孔質のポリシリコン層の表面に達し、ホットエレクトロンとして金属薄膜をトンネルすることにより電子が放射されるから、上記ポリシリコン層がドーピングされている場合に比べて高効率で安定して電子を放出することができ、また、ドーピングが不要なので製造が容易になる。

【0015】請求項7の発明は、請求項1乃至請求項6の発明において、導電性基板は、一表面に導電性薄膜が形成された基板からなるので、導電性基板として単結晶シリコン基板などの半導体基板を用いる場合に比べて大面积化及び低コスト化が可能になる。

【0016】請求項8の発明は、請求項1記載の電界放射型電子源の製造方法であって、導電性基板上にポリシリコン層を形成し、ポリシリコン層を多孔質化し、多孔質化されたポリシリコン層を酸化し、酸化された多孔質のポリシリコン層上に金属薄膜よりなる電極を形成することを特徴とし、従来のスピント型電極のような複雑な構造や製造プロセスを必要とせず、比較的簡単な製造プロセスによって電子を安定して高効率で放出できる低コストの電界放射型電子源を提供することができ、また、大面积の電界放射型電子源を提供することができる。

【0017】請求項9の発明は、請求項2記載の電界放射型電子源の製造方法であって、導電性基板上にポリシリコン層を形成し、ポリシリコン層を多孔質化し、多孔質化されたポリシリコン層を窒化し、窒化された多孔質のポリシリコン層上に金属薄膜よりなる電極を形成することを特徴とし、従来のスピント型電極のような複雑な構造や製造プロセスを必要とせず、比較的簡単な製造プロセスによって電子を安定して高効率で放出できる低コストの電界放射型電子源を提供することができ、また、大面积の電界放射型電子源を提供することができる。

【0018】請求項10の発明は、請求項8または請求項9の発明において、上記ポリシリコン層の多孔質化にあたっては、多孔度の高いポリシリコン層と多孔度の低いポリシリコン層とが交互に積層されるように多孔質化の条件を変化させることを特徴とする。

【0019】請求項11の発明は、請求項8または請求項9の発明において、上記ポリシリコン層の多孔質化にあたっては、表面側に比べて導電性基板側の多孔度が高くなり厚み方向に多孔度が連続的に変化するように多孔質化の条件を変化させることを特徴とする。

【0020】請求項12の発明は、請求項1乃至請求項7のいずれかに記載の電界放射型電子源と、上記金属薄膜に対向配置される透明電極とを備え、上記電子線により可視光を発光する蛍光体が上記透明電極に設けられて成ることを特徴とするものであり、電界放射型電子源から放射される電子の放出角度が金属薄膜の表面に対して略垂直方向にそろうので、複雑なシャドウマスクや電子収束レンズを設ける必要がなく、高精細なディスプレイ装置を実現することができる。

【0021】請求項13の発明は、請求項1乃至請求項7のいずれかに記載の電界放射型電子源をマトリクス状に構成し、各電界放射型電子源に印加する上記電圧をそれぞれ制御する手段と、上記金属薄膜に対向配置される透明電極とを備え、上記電子線により可視光を発光する蛍光体が上記透明電極に設けられて成ることを特徴とするものであり、電界放射型電子源から放射される電子の放出角度が金属薄膜の表面に対して略垂直方向にそろうので、複雑なシャドウマスクや電子収束レンズを設ける必要がなく、高精細なディスプレイ装置を実現することができる。

【0022】請求項14の発明は、少なくとも請求項1乃至請求項7のいずれかに記載の電界放射型電子源と陽極とが真空容器中に配設されて成ることを特徴とするものであり、電界放射型電子源が冷陰極を構成するから、従来の熱電子放射を利用した熱陰極を有する固体真空デバイスのように加熱手段を設ける必要がなく、小型化が可能になるとともに陰極物質の蒸発や劣化を抑制することができ、長寿命の固体真空デバイスを実現することができる。

【0023】ところで、本発明者は、銳意研究の結果、従来の技術で説明した特開平8-250766号公報および特開平9-259795号公報に記載の構造では、単結晶シリコン基板などの半導体基板の主表面側を多孔質化して電子が注入される多孔質層を形成しているので電界放射型電子源の断熱性が高く、電圧が印加され電流が流れた場合の基板温度の上昇が比較的大きいという知見を得た。さらに、該温度上昇により電子が熱的に励起されるとともに半導体基板の抵抗が下がり、電子の放出量が増えるので、これにより電子放出時にボッピング現象が生じやすく、放出電子量にむらが起りやすいとの知見を得た。そこで、発明者は、上記知見に基づいて本発明を行った。

【0024】

【発明の実施の形態】 (実施形態1) 図1に本実施形態の電界放射型電子源10の概略構成図を、図2(a)～(e)に電界放射型電子源10の製造方法における主要工程断面図を示す。なお、本実施形態では、導電性基板としてn形シリコン基板1(抵抗率が約0.1Ωcmの(100)基板)を用いている。

【0025】本実施形態の電界放射型電子源10は、図1に示すように、n形シリコン基板1の主表面上に急速熱酸化されたポリシリコン層5が形成され、該ポリシリコン層5上に急速熱酸化された多孔質ポリシリコン層6が形成され、該多孔質ポリシリコン層6上に金属薄膜たる金薄膜7が形成されている。また、n形シリコン基板1の裏面にはオーミック電極2が形成されている。

略垂直方向にそろうので、収束電極を設ける必要がなく、構造が簡単になるとともに薄型の平面発光装置を実現することができる。

【0026】請求項15の発明は、請求項1乃至請求項7のいずれかに記載の電界放射型電子源をマトリクス状に構成し、各電界放射型電子源に印加する上記電圧をそれぞれ制御する手段と、上記金属薄膜に対向配置される透明電極とを備え、上記電子線により可視光を発光する蛍光体が上記透明電極に設けられて成ることを特徴とするものであり、電界放射型電子源から放射される電子の放出角度が金属薄膜の表面に対して略垂直方向にそろうので、複雑なシャドウマスクや電子収束レンズを設ける必要がなく、高精細なディスプレイ装置を実現することができる。

【0027】請求項16の発明は、少なくとも請求項1乃至請求項7のいずれかに記載の電界放射型電子源と陽極とが真空容器中に配設されて成ることを特徴とするものであり、電界放射型電子源が冷陰極を構成するから、従来の熱電子放射を利用した熱陰極を有する固体真空デバイスのように加熱手段を設ける必要がなく、小型化が可能になるとともに陰極物質の蒸発や劣化を抑制することができ、長寿命の固体真空デバイスを実現することができる。

【0028】ところで、本発明者は、銳意研究の結果、従来の技術で説明した特開平8-250766号公報および特開平9-259795号公報に記載の構造では、単結晶シリコン基板などの半導体基板の主表面側を多孔質化して電子が注入される多孔質層を形成しているので電界放射型電子源の断熱性が高く、電圧が印加され電流が流れた場合の基板温度の上昇が比較的大きいという知見を得た。さらに、該温度上昇により電子が熱的に励起されるとともに半導体基板の抵抗が下がり、電子の放出量が増えるので、これにより電子放出時にボッピング現象が生じやすく、放出電子量にむらが起りやすいとの知見を得た。そこで、発明者は、上記知見に基づいて本発明を行った。

【0029】

【発明の実施の形態】 (実施形態2) 図3に本実施形態の電界放射型電子源10の概略構成図を、図4(a)～(e)に電界放射型電子源10の製造方法における主要工程断面図を示す。なお、本実施形態では、導電性基板としてn形シリコン基板1(抵抗率が約0.1Ωcmの(100)基板)を用いている。

【0030】本実施形態の電界放射型電子源10は、図3に示すように、n形シリコン基板1の主表面上に急速熱酸化されたポリシリコン層5が形成され、該ポリシリコン層5上に急速熱酸化された多孔質ポリシリコン層6が形成され、該多孔質ポリシリコン層6上に金属薄膜たる金薄膜7が形成されている。また、n形シリコン基板1の裏面にはオーミック電極2が形成されている。

【0026】ところで、本実施形態では、導電性基板としてn形シリコン基板1を用いているが、導電性基板は、電界放射型電子源10の負極を構成するとともに真空中において上述の多孔質ポリシリコン層6を支持し、なお且つ、多孔質ポリシリコン層6へ電子を注入するものである。したがって、導電性基板は、電界放射型電子源10の負極を構成し多孔質ポリシリコン層6を支持することができればよいので、n形シリコン基板に限定されるものではなく、クロムなどの金属基板であってもよいし、ガラスなどの絶縁性基板の一表面に導電性膜を形成したものであってもよい。ガラス基板の一表面に導電性膜を形成した基板を用いる場合には、半導体基板を用いる場合に比べて、電子源の大面積化および低コスト化が可能になる。

【0027】また、上述の多孔質ポリシリコン層6は、導電性基板と金属薄膜との間に電圧を印加したときに電子が注入される層である。多孔質ポリシリコン層6は、多数のグレインよりなる多結晶体であり、各グレインの表面には酸化膜を有するナノメータ単位の構造（以下、ナノ構造と称す）が存在する。多孔質ポリシリコン層6に注入された電子がナノ構造に衝突することなく（つまり、電子散乱することなく）多孔質ポリシリコン層6の表面に到達するためには、ナノ構造の大きさは、単結晶シリコン中の電子の平均自由行程である約50nmよりも小さいものであることが必要である。ナノ構造の大きさは、具体的には10nmよりも小さいものがよく、好ましくは5nmよりも小さいものがよい。なお、本実施形態では、多孔質ポリシリコン層6は急速熱酸化されているが、急速熱酸化に限定されるものではなく、化学的の法によって酸化してもよく、また、窒化するようにしてもよい。

【0028】また、本実施形態においては、金属薄膜として金薄膜7を用いているが、金属薄膜は、電界放射型電子源10の正極を構成するものであり、多孔質ポリシリコン層6に電界を印加するものである。この電界の印加により多孔質ポリシリコン層6の表面に到達した電子はトンネル効果によって金属薄膜の表面から放出される。したがって、導電性基板と金属薄膜との間に印加する直流電圧によって得られる電子のエネルギーから金属薄膜の仕事関数を差し引いたエネルギーが放出される電子の理想的なエネルギーとなるので、金属薄膜の仕事関数は小さいほど望ましい。なお、本実施形態では、金属薄膜の材料として金を用いているが、金属薄膜の材料は金に限定されるものではなく、仕事関数の小さな金属であればよく、例えば、アルミニウム、クロム、タングステン、ニッケル、白金などを用いてもよい。ここに、金の仕事関数は5.10eV、アルミニウムの仕事関数は4.28eV、クロムの仕事関数は4.50eV、タングステンの仕事関数は4.55eV、ニッケルの仕事関数は5.15eV、白金の仕事関数は5.65eVである。

【0029】以下、製造方法を図2を参照しながら説明する。

【0030】まず、n形シリコン基板1の裏面にオーミック電極2を形成した後、n形シリコン基板1の表面に膜厚が約1.5μmのノンドープのポリシリコン層3を形成することにより図2(a)に示すような構造が得られる。ポリシリコン層3の成膜は、LPCVD法により行い、成膜条件は、真空度を20Pa、基板温度を640℃、モノシランガスの流量を600sccmとした。
10 なお、ポリシリコン層3の成膜は、導電性基板が半導体基板の場合にはLPCVD法やスパッタ法により行ってもよいし、あるいは、プラズマCVD法によってアモルファスシリコンを成膜した後にアニール処理を行うことにより結晶化させて成膜してもよい。また、導電性基板がガラス基板に導電性薄膜を形成した基板の場合には、CVD法により導電性薄膜上にアモルファスシリコンを成膜した後エキシマレーザでアニールすることにより、ポリシリコン層を形成してもよい。また、導電性薄膜上にポリシリコン層を形成する方法はCVD法に限定されるものではなく、例えばCGS(Continuous Grain Silicon)法や触媒CVD法などを用いてもよい。

【0031】ノンドープのポリシリコン層3を形成した後、55wt%のフッ化水素水溶液とエタノールとを略1:1で混合した混合液よりなる電解液を用い、白金電極(図示せず)を負極、n形シリコン基板1(オーミック電極2)を正極として、ポリシリコン層3に光照射を行なながら定電流で陽極酸化処理を行うことによって、多孔質ポリシリコン層4(以下、PPS層4と称す)が形成され図2(b)に示すような構造が得られる。なお、本実施形態では、陽極酸化処理の条件として、電流密度を10mA/cm²一定、陽極酸化時間を30秒とするとともに、陽極酸化中に500Wのタンクステンランプによりポリシリコン層3の表面に光照射を行なった。その結果、本実施形態では、膜厚が約1μmの多孔質ポリシリコン層4が形成された。なお、本実施形態では、ポリシリコン層3の一部を多孔質化しているが、ポリシリコン層3全部を多孔質化してもよい。

【0032】次に、急速熱酸化(RTO:Rapid Thermal Oxidation)技術によってPPS層4及びポリシリコン層3の急速熱酸化を行なうことにより図2(c)に示す構造が得られる。ここに、図2(c)における5は急速熱酸化されたポリシリコン層を、6は急速熱酸化されたPPS層(以下、RTO-PPS層6と称す)を示す。急速熱酸化の条件としては、酸化温度を900℃、酸化時間を1時間とした。なお、本実施形態では、PPS層4及びポリシリコン層3の酸化を急速熱酸化により行なっているので、数秒で酸化温度まで昇温することができる、通常の炉心管タイプの酸化装置で問題となる入炉時の巻き込み酸化を抑制することができる。また、実施形態では、急速熱酸化技術によってPPS層4及び

ポリシリコン層3を急速熱酸化しているが、急速熱酸化に限らず、化学的方法により酸化してもよし、酸素プラズマにより酸化してもよい。また、酸化の替りに窒化するようにしてもよく、窒化の場合には、窒素プラズマによる窒化や熱的な窒化などの方法を用いればよい。

【0033】次に、RTO-PPS層6上に金属薄膜たる金薄膜7を例えず蒸着により形成することによって、図2 (d) (図1) に示す構造の電界放射型電子源10が得られる。ここに、本実施形態では、金薄膜7の膜厚を略10nmとしたが、この膜厚は特に限定するものではない。なお、電界放射型電子源10は金薄膜7を電極の正極(アノード)とし、オーミック電極2を負極(カソード)とするダイオードが構成される。また、本実施形態では、金属薄膜を蒸着により形成しているが、金属薄膜の形成方法は蒸着に限定されるものではなく、例えばスパッタ法を用いてもよい。

【0034】以下、本実施形態の電界放射型電子源10の特性について説明する。

【0035】上述の電界放射型電子源10を真空チャンバ(図示せず)内に導入して、図3に示すように金薄膜7と対向する位置にコレクタ電極21(放射電子収集電極)を配置し、真空チャンバ内の真空度を約 5×10^{-5} Paとして、金薄膜7とオーミック電極2との間に直流電圧Vpsを印加するとともに、コレクタ電極21と金薄膜7との間に直流電圧Vcを印加することによって、金薄膜7とオーミック電極2との間に流れるダイオード電流Ipsと、電界放射型電子源10から金薄膜7を通して放射される電子e⁻(なお、図3中の一点鎖線は放射電子流を示す)によりコレクタ電極21と金薄膜7との間に流れる放出電子電流Ieとを測定した結果を図4に示す。ここに、金薄膜7はオーミック電極2(つまり、n形シリコン基板1)に対して正極として直流電圧Vpsを印加し、コレクタ電極21は金薄膜7に対して正極として直流電圧Vcを印加している。

【0036】図4の横軸は直流電圧Vpsの値を、縦軸は電流密度を示し、同図中のイ(○)がダイオード電流Ipsを、同図中のロ(●)が放出電子電流Ieを示す。なお、直流電圧Vcは100V一定とした。

【0037】図4からも分かるように、放出電子電流Ieは直流電圧Vpsが正のときのみ観測され、直流電圧Vpsの値を増加させるにつれてダイオード電流Ips及び放出電子電流Ieとも増加した。例えば、直流電圧Vpsを15Vとしたとき、ダイオード電流Ipsの電流密度は略100mA/cm²、放出電子電流Ieの電流密度は略10μA/cm²であり、この放出電子電流Ieの値は従来例で説明した単結晶シリコン基板の表面を多孔質化することにより実現される電界放射型電子源に比べて大きな値であり(例えば、電子情報通信学会ED96-141, P41-46によれば、直流電圧Vpsを15Vとしたとき、ダイオード電流Ipsの電流密度は略40mA/

cm²、放出電子電流Ieの電流密度は略1μA/cm²である)、本実施形態の電界放射型電子源10の電子の放出効率が高いことが分かる。

【0038】図5に、この放出電子電流Ieと直流電圧Vpsに関するデータをFowler-Nordheim(ファウラー・ノルドハイム)プロットした結果を示す。図5より、各データが直線上にのることから、この放出電子電流Ieは量子的トンネル効果による電子の放出による電流であると推考される。このときの電子放出の機構を図6のエネルギー-band図により説明する。なお、図6中のn⁺-Siはn形シリコン基板1を、RTO-PPSは上述のRTO-PPS層6を、SiO_xはRTO-PPS層6の最表面に形成された酸化シリコン薄膜、Auは金薄膜7を、EFはフェルミレベルを、EVACは真空レベルを、それぞれ示す。また、図6(a)は直流電圧Vpsの印加前の状態を示し、図6(b)は直流電圧Vpsを印加したときの状態を示す。金薄膜7をn形シリコン基板1に対して正極として直流電圧Vpsを印加し、この直流電圧Vpsが所定値(臨界値)に達すると、図6(b)に示すように、n形シリコン基板1側からRTO-PPS層6に熱的励起により電子e⁻が注入される。このとき、直流電圧Vpsのほとんどは半絶縁性のRTO-PPS層6にかかるので、注入された電子e⁻はRTO-PPS層6内に存在する強電界(平均電界は略10⁵V/cm)によってドリフトされ、不規則なポテンシャルや格子などの散乱により運動エネルギーを失いながら表面側に向かっていく(なお、この過程では衝突電離による電子倍増もありうる)。RTO-PPS層6の表面に到達した電子e⁻は、熱平衡状態よりも高い運動エネルギーをもったいわゆるホットエレクトロン(熱い電子)と考えられ、電界効果によりRTO-PPS層6の最表面のSiO_xのサブバンドを介して金薄膜7を容易にトンネルし外部に放出されるものと推考される。

【0039】この理論を確認するために、本実施形態の電界放射型電子源10から放射される電子のエネルギー(E)のエネルギー分布を測定した結果を図7に示す。図7において、イは直流電圧Vpsを12Vとした場合、ロは直流電圧Vpsを15Vとした場合、ハは直流電圧Vpsを18Vとした場合、をそれぞれ示す。図7から、電子のエネルギーN(E)のエネルギー分布は比較的ブロードであって、しかも数eVの高エネルギー成分を含んでおり、印加する直流電圧Vpsの増加とともにピーク位置が高エネルギー側へシフトすることがわかった。したがって、RTO-PPS層6での電子散乱は少なく、RTO-PPS層6の表面側に到達した電子は十分なエネルギーを有するホットエレクトロンであると考えられる。なお、図6中の二点鎖線で示した円A内の図は、放出直前の電子のエネルギー分布n(E)とトンネル放出確率T(E)との関係を定性的に示したものであり、放出電子のエネルギー

II

$N(E)$ のエネルギー分布の形状は $n(E)$ と $T(E)$ との乗算により決まる ($N(E) = n(E) T(E)$)。例えば、直流電圧 V_{ps} の電圧が増加すると、 $n(E)$ は高エネルギー側のテール成分が増えるように変化し、その結果として $N(E)$ も全体的に高エネルギー側へシフトする。

【0040】なお、熱平衡状態にまで緩和してしまう強い散乱を電子が受けていることは、RTO-PPS層6内でのエネルギー損失、すなわち、熱的なロスが少ないということを意味し、放出電子電流 I_e の効率が高く安定して電子を放出することができると考えられる。図8は本実施形態の電界放射型電子源10のダイオード電流 I_{ps} および放出電子電流 I_e それぞれの経時変化を示すグラフであって、横軸が時間、縦軸が電流密度であり、同図中のイがダイオード電流 I_{ps} を、同図中のロが放出電子電流 I_e を示す。なお、図8は、直流電圧 V_{ps} を15V一定、直流電圧 V_c を100V一定とした場合の結果である。図8からわかるように、本実施形態の電界放射型電子源10では、ダイオード電流 I_{ps} 、放出電子電流 I_e 両方ともポッピング現象は観測されず、時間が経過しても略一定のダイオード電流 I_{ps} 及び放出電子電流 I_e を維持することができる。これは、RTO-PPS層6は各グレインの表面が多孔質化し各グレインの中心部分では結晶状態が維持されており、電圧の印加により生じた熱が上記結晶状態が維持された部分を伝導して外部に放出され、温度上昇が抑制されるからであると推考される。このような放出電子電流 I_e の経時変化の少ない安定した特性は、従来のMIM方式や単結晶シリコン基板の表面を多孔質化することにより実現される電界放射型電子源では得られない特性であり、本発明の構造を採用することにより得られる特性である。

【0041】次に、本実施形態の電界放射型電子源10の放出電子電流 I_e の真空度依存性について説明する。図9は本実施形態の電界放射型電子源10の周囲をArガス雰囲気として真空度を変化させたときのダイオード電流 I_{ps} 及び放出電子電流 I_e の変化を示す。図9は横軸が真空度、縦軸が電流密度であり、同図中のイ(○)がダイオード電流 I_{ps} を、同図中のロ(●)が放出電子電流 I_e を示す。図9から、真空度が約 10^{-5} Pa～約1Paの範囲では略一定の放出電子電流 I_e が得られ、放出電子電流 I_e の真空度依存性が小さいことがわかる。すなわち、本実施形態の電界放射型電子源10は電子放出特性の真空度依存性が小さいので、真空度が多少変化しても安定して電子を効率良く放出(放射)することができ、低真空度でも良好な電子放出特性が得られ従来のような高真空で使用する必要がないから、電界放射型電子源10を利用する装置の低コスト化が図れるとともに取扱いが容易になる。

【0042】本実施形態では、導電性基板としてn形シリコン基板1(抵抗率が略 $0.1 \Omega \text{ cm}$ の(100)基

板)を用いているが、導電性基板はn形シリコン基板に限定されるものではなく、例えば、金属基板や、ガラス基板などに透明導電性薄膜(例えば、ITO: Indium Tin Oxide)や白金やクロムなどの導電性膜を形成した基板などを用いてもよく、n形シリコン基板などの半導体基板を用いる場合に比べて大面積化及び低コスト化が可能になる。

【0043】(実施形態2) 本実施形態の電界放射型電子源10の基本構成は図1に示した実施形態1と略同じでないので図示を省略し、製造方法を図10及び図11を参照しながら説明する。本実施形態では、実施形態1における多孔質ポリシリコン層6が、図11(c)に示すように多孔度の高いポリシリコン層6bと多孔度の低いポリシリコン層6aとが交互に積層された層により構成されている点が相違する。なお、本実施形態においても、実施形態1と同様に、導電性基板としてn形シリコン基板1(抵抗率が略 $0.1 \Omega \text{ cm}$ の(100)基板)を用いている。

【0044】まず、n形シリコン基板1の裏面にオーミック電極2を形成した後、n形シリコン基板1の表面に膜厚が略 $1.5 \mu \text{m}$ のノンドープのポリシリコン層3を形成することにより図10(a)に示すような構造が得られる。

【0045】次に、55wt%のフッ化水素水溶液とエタノールとを略 $1:1$ で混合した混合液による電解液を用い、白金電極(図示せず)を負極、n形シリコン基板1(オーミック電極2)を正極として、ポリシリコン層3に光照射を行いながら定電流で陽極酸化処理を行う。ここにおいて、陽極酸化処理は次の手順で行った。

30 陽極酸化処理の条件として、電流密度を 2.5 mA/cm^2 一定、陽極酸化時間を4秒とする第1の条件と、電流密度を 20 mA/cm^2 一定、陽極酸化時間を5秒とする第2の条件とを設定し、第1の条件での陽極酸化処理と第2の条件での陽極酸化処理とを交互に3回繰り返して行った。但し、陽極酸化中には 500 W のタンクステンランプにより表面に光を照射することとした。ここで、第1の条件での陽極酸化が終了した時点では、ポリシリコン層3の表面側に多孔度の低い多孔質ポリシリコン層4a(以下、PPS層4aと称す)が形成され図1

40 40(b)に示すような構造が得られる。その後、第2の条件での陽極酸化が終了した時点では、上記多孔質ポリシリコン層4aよりもn形シリコン基板1側に、PPS層4aよりも多孔度の高い多孔質ポリシリコン層4b(以下、PPS層4bと称す)が形成され図10(c)に示すような構造が得られる。しかして、第1の条件、第2の条件での陽極酸化が3回ずつ終了した時点では、PPS層4aとPPS層4bとが交互に積層された図1 1(a)に示す構造が得られる。なお、本実施形態では、PPS層4aとPPS層4bとの積層構造よりなる多孔質ポリシリコン層の膜厚は略 $1 \mu \text{m}$ であった。ま

た、本実施形態では、ポリシリコン層3の一部を多孔質化しているが、ポリシリコン層3全部を多孔質化してもよい。

【0046】次に、急速熱酸化 (RTO: Rapid Thermal Oxidation) 技術によって全てのPPS層4a, 4b及びポリシリコン層3の急速熱酸化を行うことにより図11(b)に示す構造が得られる。ここに、図11(b)における5は急速熱酸化されたポリシリコン層を、6a, 6bは急速熱酸化された上記多孔質ポリシリコン層(以下、RTO-PPS層6a, 6bと称す)を示す。急速熱酸化の条件としては、酸化温度を900°C、酸化時間を1時間とした。なお、本実施形態では、PPS層4a, 4b及びポリシリコン層3の酸化を急速熱酸化により行っているので、数秒で酸化温度まで昇温することが可能であり、通常の炉心管タイプの酸化装置で問題となる入炉時の巻き込み酸化を抑制することができる。

【0047】その後、最上層のRTO-PPS層6a上に金属薄膜たる金薄膜7を例えば蒸着により形成することによって、図11(c)に示す構造の電界放射型電子源10が得られる。ここに、本実施形態では、金薄膜7の膜厚を約10nmとしたが、この膜厚は特に限定するものではない。なお、電界放射型電子源10は金薄膜7を電極の正極(アノード)とし、オーミック電極2を負極(カソード)とするダイオードが構成される。

【0048】以下、本実施形態の電界放射型電子源10の特性について説明する。

【0049】上述の電界放射型電子源10を真空チャンバ(図示せず)内に導入して、実施形態1と同様、図3に示すように金薄膜7と対向する位置にコレクタ電極21(放射電子収集電極)を配置し、真空チャンバ内の真空度を約 5×10^{-5} Paとして、金薄膜7とオーミック電極2との間に直流電圧Vpsを印加するとともに、コレクタ電極21と金薄膜7との間に直流電圧Vcを印加することによって、金薄膜7とオーミック電極2との間に流れるダイオード電流Ipsと、電界放射型電子源10から金薄膜7を通して放射される電子e⁻(なお、図3中の一点鎖線は放射電子流を示す)によりコレクタ電極21と金薄膜7との間に流れる放出電子電流Ieとを測定した結果を図12に示す。ここに、金薄膜7はオーミック電極2(つまり、n形シリコン基板1)に対して正極として直流電圧Vpsを印加し、コレクタ電極21は金薄膜7に対して正極として直流電圧Vcを印加している。

【0050】図12の横軸は直流電圧Vpsの値を、縦軸は電流密度を示し、同図中のイ(○)がダイオード電流Ipsを、同図中のロ(●)が放出電子電流Ieを示す。なお、直流電圧Vcは100V一定とした。

【0051】図12からも分かるように、本実施形態においても実施形態1同様、放出電子電流Ieは直流電圧Vpsが正のときのみ観測され、直流電圧Vpsの値を増加

させるにつれてダイオード電流Ips及び放出電子電流Ieとも増加した。例えば、直流電圧Vpsを15Vとしたとき、ダイオード電流Ipsの電流密度は約1mA/cm²、放出電子電流Ieの電流密度は約4μA/cm²であり、この放出電子電流Ieの値は従来例で説明した単結晶シリコン基板の表面を多孔質化することにより実現される電界放射型電子源(特開平8-250766号公報参照)に比べて大きな値であり(例えば、電子情報通信学会ED96-141, P41-46によれば、直流電圧Vpsを15Vとしたとき、ダイオード電流Ipsの電流密度は約40mA/cm²、放出電子電流Ieの電流密度は約1μA/cm²である)、本実施形態の電界放射型電子源の電子の放出効率が高いことが分かる。

【0052】図13に、この放出電子電流Ieと直流電圧Vpsに関するデータをFlow-Node-time(フローノードタイム)プロットした結果を示す。図13より、各データが直線上にのることから、この放出電子電流Ieは実施形態1と同様に、量子的なトンネル効果による電子の放出による電流であると推考される。

【0053】図14は本実施形態の電界放射型電子源10のダイオード電流Ipsおよび放出電子電流Ieそれぞれの経時変化を示すグラフであって、横軸が時間、縦軸が電流密度であり、同図中のイがダイオード電流Ipsを、同図中のロが放出電子電流Ieを示す。なお、図14は、直流電圧Vpsを21V一定、直流電圧Vcを100V一定とした場合の結果である。図14から分かるように、本実施形態の電界放射型電子源10においても、実施形態1と同様、ダイオード電流Ips、放出電子電流Ie両方ともポッピング現象は観測されず、時間が経過しても略一定のダイオード電流Ips及び放出電子電流Ieを維持することができる。このような放出電子電流Ieの経時変化の少ない安定した特性は、従来のMIM方式や単結晶シリコン基板の表面を多孔質化することにより実現される電界放射型電子源では得られない特性であり、本発明の構造を採用することにより得られる特性である。

【0054】なお、上述の陽極酸化処理の条件としては、次のような条件で行ってもよい。すなわち、図15に示すように、電流密度を0mA/cm²として陽極酸化を開始し、20秒間で電流密度を0mA/cm²から20mA/cm²まで増加させる途中で、電流密度を2秒間だけ2.5mA/cm²とする期間を3回設けるようにしてもよい。但し、陽極酸化中には500Wのタンゲステンランプにより表面に光を照射することは勿論である。この場合には、電流密度を2.5mA/cm²とした期間に多孔度の低い多孔質ポリシリコン層4aが形成されることになる。

【0055】(実施形態3) 本実施形態の電界放射型電子源10の基本構成は図1に示した実施形態1と略同じ

でなので図示を省略し、製造方法を図16を参照しながら説明する。本実施形態は、実施形態1における多孔質のポリシリコン層6が、厚み方向に多孔度が連続的に変化した層である点に特徴がある。なお、本実施形態においても、実施形態1と同様に、導電性基板としてn形シリコン基板1（抵抗率が略0.1Ωcmの（100）基板）を用いている。

【0056】まず、n形シリコン基板1の裏面にオーミック電極2を形成した後、n形シリコン基板1の表面に膜厚が略1.5μmのノンドープのポリシリコン層3を形成することにより図16（a）に示すような構造が得られる。

【0057】次に、55wt%のフッ化水素水溶液とエタノールとを略1:1で混合した混合液よりなる電解液を用い、白金電極（図示せず）を負極、n形シリコン基板1（オーミック電極2）を正極として、ポリシリコン層3に光照射を行いながら定電流で陽極酸化処理を行う。ここにおいて、陽極酸化処理は、電流密度を0mA/cm²として陽極酸化を開始し、時間経過とともに電流密度を0mA/cm²から20mA/cm²まで連続的に（徐々に）増加させる。但し、陽極酸化中には500Wのタンクステンランプにより表面に光を照射することとした。しかして、陽極酸化処理が終了した時点では、n形シリコン基板1に近い側が高多孔度で表面に近い方が低多孔度となり多孔度が厚み方向に連続的に変化した多孔質ポリシリコン層4c（以下、PPS層4cと称す）が形成され図16（b）に示すような構造が得られる。なお、本実施形態では、PPS層4cの膜厚は略1μmであった。また、本実施形態では、ポリシリコン層3の一部を多孔質化しているが、ポリシリコン層3全部を多孔質化してもよい。

【0058】次に、急速熱酸化技術によってPPS層4c及びポリシリコン層3の急速熱酸化を行い（急速熱酸化の条件としては、酸化温度を900℃、酸化時間を1時間とした）、金属薄膜たる金薄膜7を例えれば蒸着により形成することによって、図16（c）に示す構造の電界放射型電子源10が得られる。ここに、本実施形態では、金薄膜7の膜厚を略10nmとしたが、この膜厚は特に限定されるものではない。なお、電界放射型電子源10は金薄膜7を電極の正極（アノード）とし、オーミック電極2を負極（カソード）とするダイオードが構成される。また、図16（c）において、5は急速熱酸化されたポリシリコン層を、6は急速熱酸化されたPPS層4c（RTO-PPS層6）を示す。

【0059】なお、本実施形態では、陽極酸化処理において電流密度を徐々に増加させることにより多孔度を変化させていくが、電流密度を徐々に減少させることにより多孔度を変化させるようにしてよく、後者の場合には、n形シリコン基板1に近い側が低多孔度で表面に近い方が高多孔度となる。

【0060】（実施形態4）図17に実施形態1の電界放射型電子源10を利用した平面発光装置の概略構成図を示す。なお、実施形態1と同様の構成要素については同一の符号を付し説明を省略する。ここにおいて、電界放射型電子源10としては、実施形態2または実施形態3の電界放射型電子源10を用いてもよい。

【0061】本実施形態の平面発光装置は、電界放射型電子源10と、電界放射型電子源10の金薄膜7に対向配置される透明電極31を備え、透明電極31には電界放射型電子源10から放射される電子線により可視光を発光する蛍光体32が塗布してある。また、透明電極31はガラス基板などの透明板33に塗布形成してある。ここに、透明電極31及び蛍光体32が形成された透明板33はスペーサ34を介して電界放射型電子源10と一体化してあり、透明板33とスペーサ34と電界放射型電子源10とで囲まれる内部空間を所定の真空度にしている。したがって、電界放射型電子源10から電子を放射させることによって、蛍光体32を発光させることができ、蛍光体32の発光を透明電極31及び透明板33を通して外部に表示することができる。

【0062】本実施形態の平面発光装置において、透明電極31を金薄膜7に対して正極とし透明電極31と金薄膜7との間に1kVの直流電圧Vcを印加した状態で、電界放射型電子源10の金薄膜7とオーミック電極2との間に15V程度の直流電圧Vpsを印加して電子を放出（放射）させたところ、金薄膜7の面積（サイズ）に対応する蛍光パターンが得られた。これは、電界放射型電子源10から放射される放出電子電流Ie密度が金薄膜7の面内で略均一であることを示すとともに、放射される電子e⁻が金薄膜7から略垂直方向に放射され、電子e⁻の流れが拡がったり狭まったりすることなく略平行となっていることを示す証左である。したがって、本実施形態では、電子e⁻が金薄膜7の面内で略均一に略垂直方向へ放射されるから、従来の平面発光装置で用いられる収束電極を設ける必要がなく、構造が簡単になるとともに低コスト化が可能になる。また、電界放射型電子源10からの電子の放出時にポッピング現象が発生しないので、表示むらを少なくすることができる。

【0063】（実施形態5）図18に実施形態1ないし実施形態3のいずれかに記載の電界放射型電子源10をディスプレイ装置に利用する場合の電子源部の概略構成図を示す。本実施形態では、図18に示すように、実施形態1ないし実施形態3のいずれかに記載の電界放射型電子源10をマトリクス状（アレイ状）に構成し、各電界放射型電子源10を各ピクセルに対応させてあり、Xマトリクスコントロール回路41とYマトリクスコントロール回路42とで各電界放射型電子源10に印加する上述（実施形態1で説明）の直流電圧Vpsをそれぞれオンオフするようになっている。すなわち、本実施形態では、Xマトリクスコントロール回路41とYマトリクス

コントロール回路42とによって直流電圧V_{ps}を印加する電界放射型電子源10を選択するようになっており、選択された電界放射型電子源10からのみ電子が放射される。

【0064】なお、本実施形態のディスプレイ装置では、図示しないが、実施形態4と同様に、電子源部に対向配置される（つまり、電界放射型電子源10の金薄膜7に対向配置される）透明電極を備え、透明電極には電界放射型電子源10から放射される電子線により可視光を発光する蛍光体が塗布してある。また、透明電極はガラス基板などの透明板に塗布形成してある。

【0065】ところで、上述のように電界放射型電子源10から放射される電子は、金薄膜7の面内で略均一に金薄膜7から略垂直方向に放射されその電子流は略平行しているので、本実施形態のディスプレイ装置では、電界放射型電子源10に対向する蛍光体部分のみを発光させることができる。したがって、従来のような複雑なシャドウマスクを設ける必要がなく、高精細なディスプレイ装置を実現することが可能となる。

【0066】（実施形態6）図19に実施形態1に記載の電界放射型電子源10を利用した固体真空デバイスの概略構成図を示す。なお、実施形態1と同様の構成要素については同一の符号を付し説明を省略する。また、電界放射型電子源10としては実施形態2または実施形態3の構造を採用してもよい。

【0067】本実施形態の固体真空デバイスは、三極管タイプのものであって、電界放射型電子源10をカソードとし、電界放射型電子源10の金薄膜7に対向してアノード電極51（陽極）を配置し、アノード電極51とカソードとの間にメッシュ状のグリッド52を設けてある。また、アノード電極51、グリッド52、カソードは封止材53、54によって真空封止されている。なお、本実施形態では、封止材53、54とn形シリコン基板1よりなる導電性基板とで真空容器を構成している。

【0068】本実施形態の固体真空デバイスは、電界放射型電子源10に上述の直流電圧V_{ps}を印加することにより電界放射型電子源10、つまりカソードから電子が放射され、アノード電極51と金薄膜7との間に印加されるアノード電圧V_aにより加速されるので、アノード電極51とカソードとの間にアノード電流I_aが流れれる。なお、このアノード電流I_aの大きさは、グリッド52を負極としてグリッド52とオーミック電極2との間に印加する直流電圧V_gの値を変化させることにより制御できる。

【0069】従来の真空デバイスは熱電子放射を用いた陰極が主流であるが、本発明の電界放射型電子源を用いれば、冷陰極で長寿命の固体真空デバイスを実現することができる。

【0070】なお、本実施形態では三極管タイプの固体

真空デバイスについて説明したが、多極管タイプであつてもよいことは勿論である。

【0071】

【発明の効果】請求項1の発明は、導電性基板と、導電性基板の一表面側に形成され酸化されたナノメータ単位の構造を有する多孔質のポリシリコン層と、該多孔質のポリシリコン層上に形成された金属薄膜とを備え、金属薄膜を導電性基板に対して正極として電圧を印加することにより金属薄膜を通して電子線を放射するので、電子放出特性の真空度依存性が小さく且つ電子放出時にボッピング現象が発生せず安定して高効率で電子を放出することができ、また、導電性基板として単結晶シリコン基板などの半導体基板の他にガラス基板などに導電性膜を形成した基板などを使用することもできるから、従来のように半導体基板を多孔質化した多孔質半導体層を利用する場合やスピント型電極に比べて、電子源の大面積化及び低コスト化が可能になるという効果がある。

【0072】請求項2の発明は、導電性基板と、導電性基板の一表面側に形成され窒化されたナノメータ単位の構造を有する多孔質のポリシリコン層と、該多孔質のポリシリコン層上に形成された金属薄膜とを備え、金属薄膜を導電性基板に対して正極として電圧を印加することにより金属薄膜を通して電子線を放射するので、電子放出特性の真空度依存性が小さく且つ電子放出時にボッピング現象が発生せず安定して高効率で電子を放出することができ、また、導電性基板として単結晶シリコン基板などの半導体基板の他にガラス基板などに導電性膜を形成した基板などを使用することもできるから、従来のように半導体基板を多孔質化した多孔質半導体層を利用する場合やスピント型電極に比べて、電子源の大面積化及び低コスト化が可能になるという効果がある。

【0073】請求項6の発明は、請求項1乃至請求項5の発明において、上記ポリシリコン層が、ノンドープのポリシリコン層なので、酸化または窒化された多孔質のポリシリコン層が半絶縁性となり、上記電圧を印加することにより該多孔質のポリシリコン層が強電界となって、導電性基板側から該多孔質のポリシリコン層に注入された電子がドリフトして該多孔質のポリシリコン層の表面に達し、ホットエレクトロンとして金属薄膜をトンネルすることにより電子が放射されるから、上記ポリシリコン層がドーピングされている場合に比べて高効率で安定して電子を放出することができ、また、ドーピングが不要なので製造が容易になるという効果がある。

【0074】請求項7の発明は、請求項1乃至請求項6の発明において、導電性基板は、一表面に導電性薄膜が形成された基板からなるので、導電性基板として単結晶シリコン基板などの半導体基板を用いる場合に比べて大面積化及び低コスト化が可能になるという効果がある。

【0075】請求項8の発明は、請求項1記載の電界放射型電子源の製造方法であって、導電性基板上にポリシ

リコン層を形成し、ポリシリコン層を多孔質化し、多孔質化されたポリシリコン層を酸化し、酸化された多孔質のポリシリコン層上に金属薄膜よりなる電極を形成するので、従来のスピント型電極のような複雑な構造や製造プロセスを必要とせず、比較的簡単な製造プロセスによって電子を安定して高効率で放出できる低コストの電界放射型電子源を提供することができ、また、大面積の電界放射型電子源を提供することができるという効果がある。

【0076】請求項9の発明は、請求項2記載の電界放射型電子源の製造方法であって、導電性基板上にポリシリコン層を形成し、ポリシリコン層を多孔質化し、多孔質化されたポリシリコン層を窒化し、窒化された多孔質のポリシリコン層上に金属薄膜よりなる電極を形成するので、従来のスピント型電極のような複雑な構造や製造プロセスを必要とせず、比較的簡単な製造プロセスによって電子を安定して高効率で放出できる低コストの電界放射型電子源を提供することができ、また、大面積の電界放射型電子源を提供することができるという効果がある。

【0077】請求項12の発明は、請求項1乃至請求項7のいずれかに記載の電界放射型電子源と、上記金属薄膜に対向配置される透明電極とを備え、上記電子線により可視光を発光する蛍光体が上記透明電極に設けられているので、電界放射型電子源から放射される電子の放出角度が金属薄膜の表面に対して略垂直方向にそろうから、収束電極を設ける必要がなく、構造が簡単になるとともに薄型の平面発光装置を実現することができるという効果がある。

【0078】請求項13の発明は、請求項1乃至請求項7のいずれかに記載の電界放射型電子源をマトリクス状に構成し、各電界放射型電子源に印加する上記電圧をそれぞれ制御する手段と、上記金属薄膜に対向配置される透明電極とを備え、上記電子線により可視光を発光する蛍光体が上記透明電極に設けられて成ることを特徴とするものであり、電界放射型電子源から放射される電子の放出角度が金属薄膜の表面に対して略垂直方向にそろうので、複雑なシャドウマスクや電子収束レンズを設ける必要がなく、高精細なディスプレイ装置を実現することができるという効果がある。

【0079】請求項14の発明は、少なくとも請求項1乃至請求項7のいずれかに記載の電界放射型電子源と陽極とが真空容器中に配設されているので、電界放射型電

子源が冷陰極を構成するから、従来の熱電子放射を利用した熱陰極を有する固体真空デバイスのように加熱手段を設ける必要がなく、小型化が可能になるとともに陰極物質の蒸発や劣化を抑制することができ、長寿命の固体真空デバイスを実現することができるという効果がある。

【図面の簡単な説明】

【図1】実施形態1を示す断面図である。

【図2】同上の製造プロセスを説明するための主要工程断面図である。

【図3】同上の放射電子の測定原理の説明図である。

【図4】同上の電圧電流特性図である。

【図5】図4のデータをFowler-Nordheimプロットしたグラフである。

【図6】同上の電子放出機構を説明するバンド図である。

【図7】同上の放出電子のエネルギー分布の説明図である。

【図8】同上の電流の経時変化を示すグラフである。

【図9】同上の電流の真空度依存性を示すグラフである。

【図10】実施形態2の製造プロセスを説明するための主要工程断面図である。

【図11】同上の製造プロセスを説明するための主要工程断面図である。

【図12】同上の電圧電流特性図である。

【図13】図12のデータをFowler-Nordheimプロットしたグラフである。

【図14】同上の電流の経時変化を示すグラフである。

【図15】同上の他の構成例の陽極酸化処理の説明図である。

【図16】実施形態3の製造プロセスを説明するための主要工程断面図である。

【図17】実施形態4を示す概略構成図である。

【図18】実施形態5を示す要部概略構成図である。

【図19】実施形態6を示す概略構成図である。

【符号の説明】

1 n形シリコン基板

2 オーミック電極

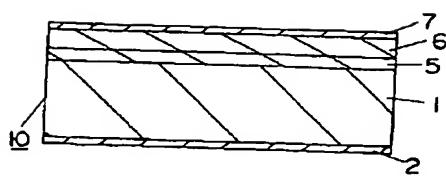
40 5 急速熱酸化されたポリシリコン層

6 急速熱酸化された多孔質ポリシリコン層

7 金薄膜

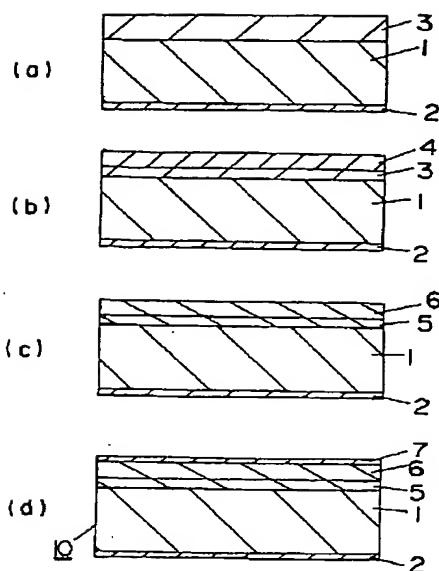
10 電界放射型電子源

【図1】

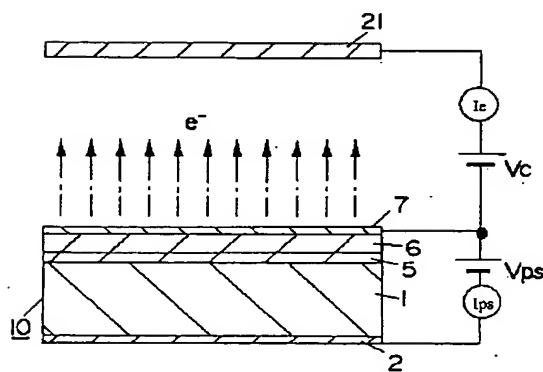


1 □形シリコン基板
2 オーミック電極
5 急速熱硬化されたポリシリコン層
6 急速熱硬化された多孔質ポリシリコン層
7 金属性
10 電界放射型電子源

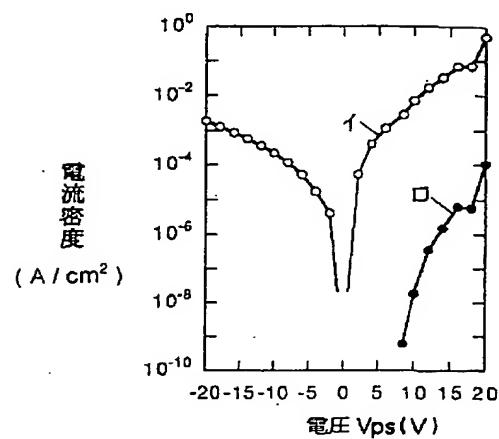
【図2】



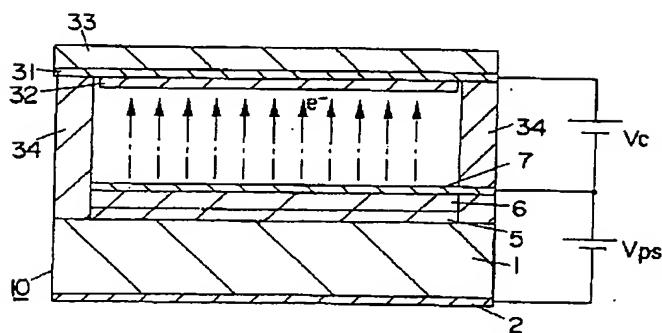
【図3】



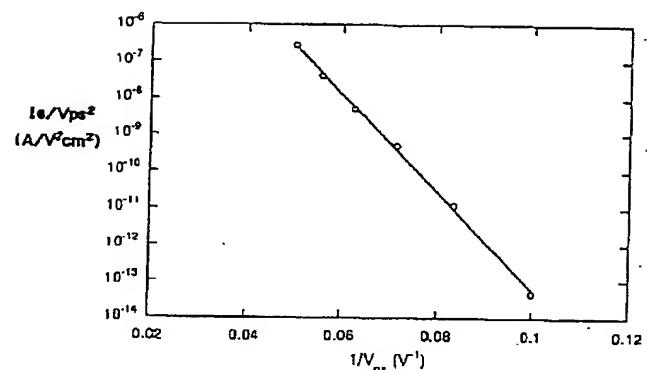
【図4】



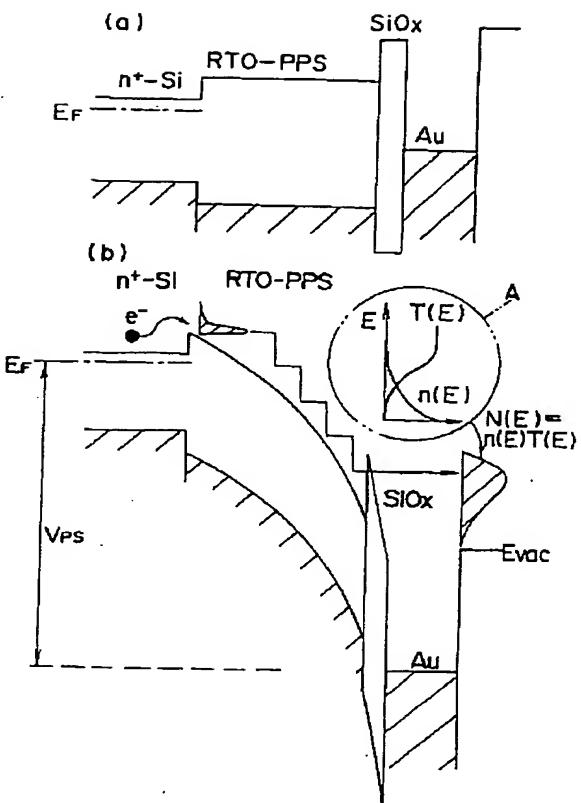
【図17】



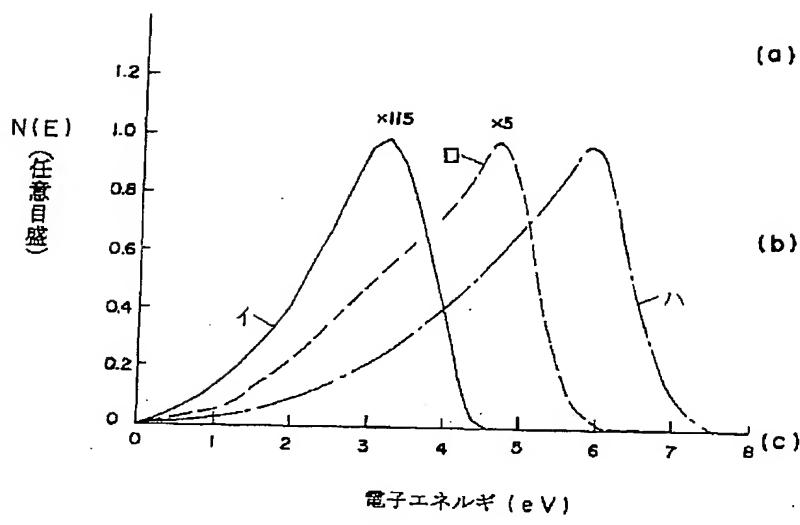
【図5】



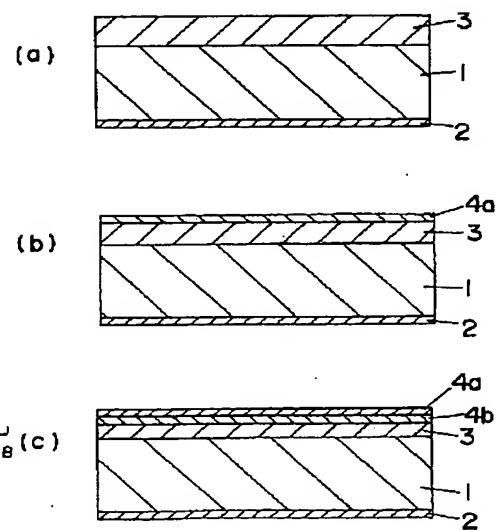
【図6】



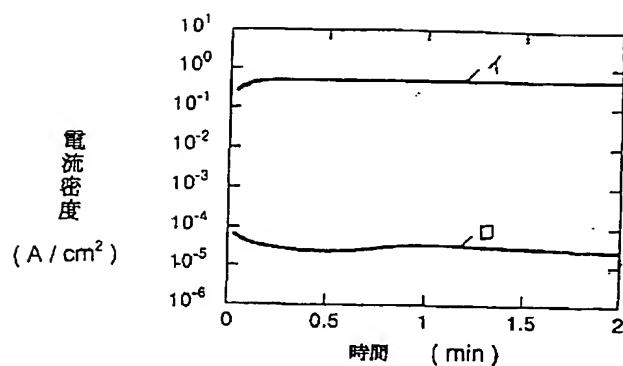
【図7】



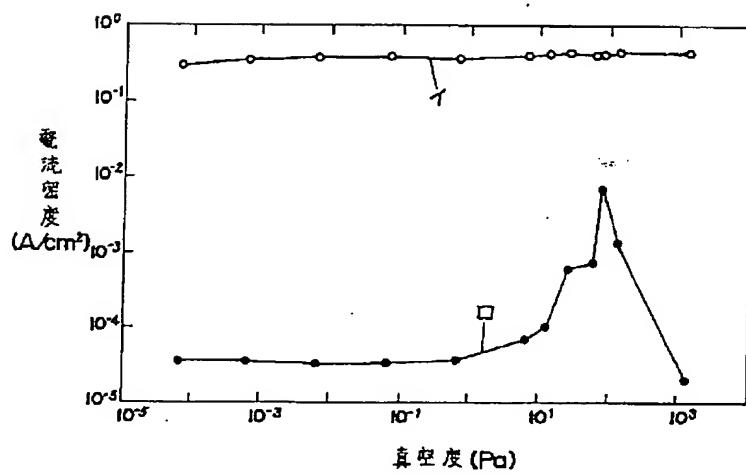
【図10】



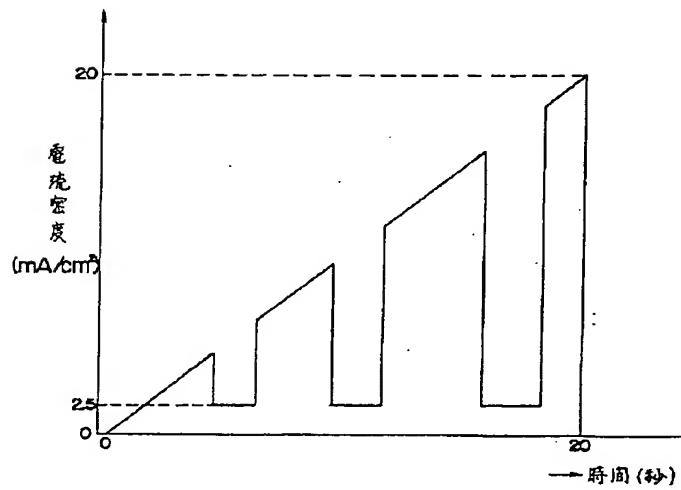
【図8】



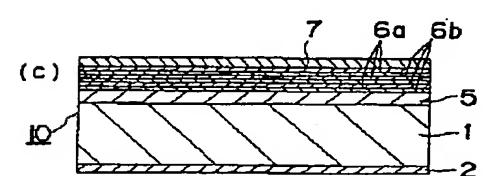
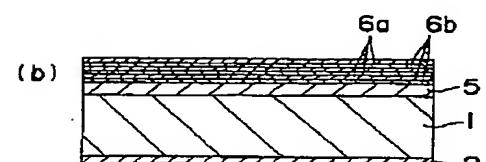
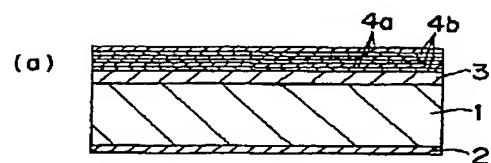
【図9】



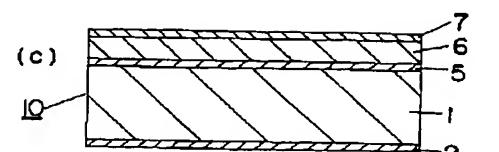
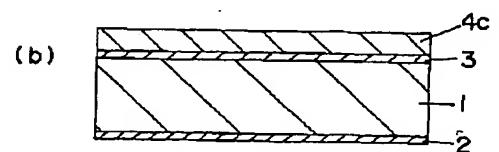
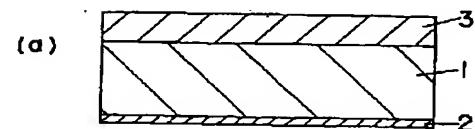
【図15】



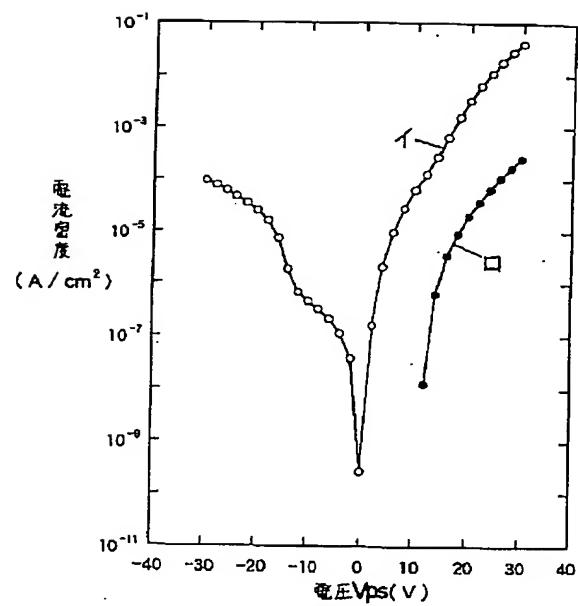
【図11】



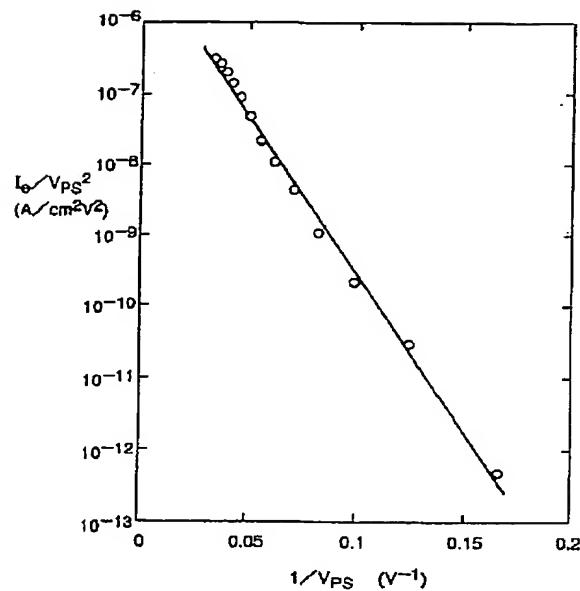
【図16】



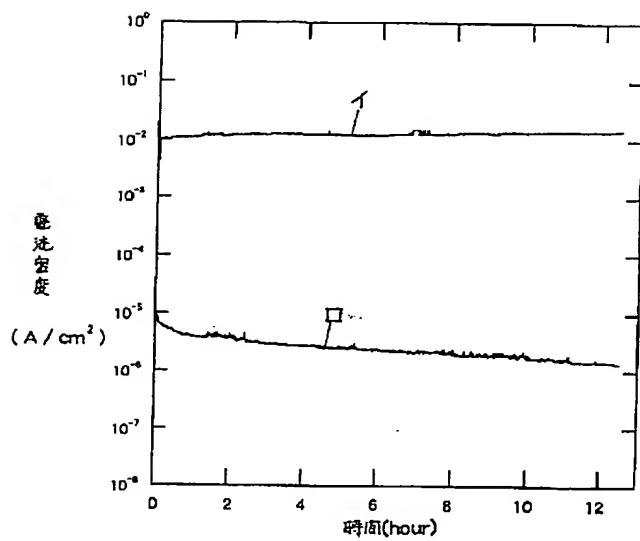
【図12】



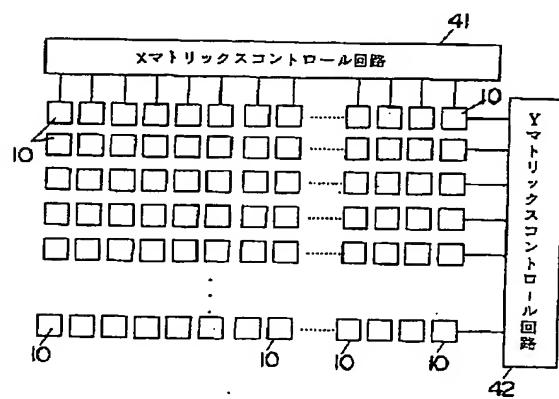
【図13】



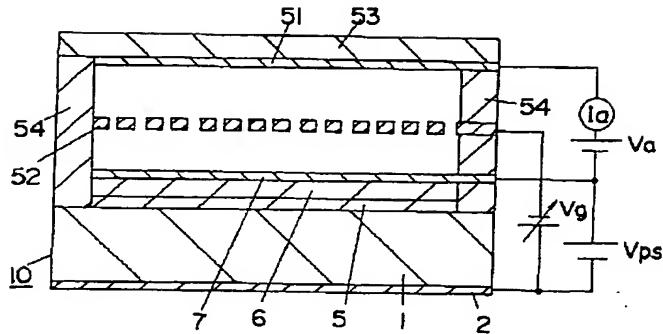
【図14】



【図18】



【図19】



【手続補正書】

【提出日】平成11年8月26日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】請求項1

【補正方法】変更

【補正内容】

【請求項1】導電性基板と、導電性基板の一表面側に形成され酸化されたナノメータ単位の構造を有する多孔質のポリシリコン層と、該多孔質のポリシリコン層上に形成された金属薄膜とを備え、金属薄膜を導電性基板に対して正極として電圧を印加することにより金属薄膜を通して電子線を放射するものであって、上記多孔質のポリシリコン層は、各グレインの表面が多孔質化され各グレインの中心部分では結晶状態が維持されてなることを特徴とする電界放射型電子源。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】請求項2

【補正方法】変更

【補正内容】

【請求項2】導電性基板と、導電性基板の一表面側に形成され窒化されたナノメータ単位の構造を有する多孔質のポリシリコン層と、該多孔質のポリシリコン層上に形成された金属薄膜とを備え、金属薄膜を導電性基板に対して正極として電圧を印加することにより金属薄膜を通して電子線を放射するものであって、上記多孔質のポリシリコン層は、各グレインの表面が多孔質化され各グレインの中心部分では結晶状態が維持されてなることを特徴とする電界放射型電子源。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正内容】

【0009】

【課題を解決するための手段】請求項1の発明は、上記目的を達成するために、導電性基板と、導電性基板の一表面側に形成され酸化されたナノメータ単位の構造を有する多孔質のポリシリコン層と、該多孔質のポリシリコン層上に形成された金属薄膜とを備え、金属薄膜を導電性基板に対して正極として電圧を印加することにより金属薄膜を通して電子線を放射するものであって、上記多孔質のポリシリコン層は、各グレインの表面が多孔質化され各グレインの中心部分では結晶状態が維持されてなることを特徴とするものであり、電圧の印加により生じた熱が上記結晶状態が維持された部分を伝導して外部に放出されて温度上昇が抑制されるので、電子放出特性の真空度依存性が小さく且つ電子放出時にポッピング現象が発生せず安定して高効率で電子を放出することができ、また、導電性基板として単結晶シリコン基板などの半導体基板の他にガラス基板などに導電性膜を形成した基板などを使用することもできるので、従来のように半導体基板を多孔質化した多孔質半導体層を利用する場合やスピント型電極に比べて、電子源の大面積化及び低コスト化が可能になる。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】変更

【補正内容】

【0010】請求項2の発明は、導電性基板と、導電性基板の一表面側に形成され窒化されたナノメータ単位の構造を有する多孔質のポリシリコン層と、該多孔質のポリシリコン層上に形成された金属薄膜とを備え、金属薄膜を導電性基板に対して正極として電圧を印加することにより金属薄膜を通して電子線を放射するものであつ

て、上記多孔質のポリシリコン層は、各グレインの表面が多孔質化され各グレインの中心部分では結晶状態が維持されてなることを特徴とするものであり、電圧の印加により生じた熱が上記結晶状態が維持された部分を伝導して外部に放出されて温度上昇が抑制されるので、電子放出特性の真空度依存性が小さく且つ電子放出時にポッピング現象が発生せず安定して高効率で電子を放出することができ、また、導電性基板として単結晶シリコン基板などの半導体基板の他にガラス基板などに導電性膜を形成した基板などを使用することもできるので、従来のように半導体基板を多孔質化した多孔質半導体層を利用する場合やスピント型電極に比べて、電子源の大面積化及び低コスト化が可能になるという効果がある。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0071

【補正方法】変更

【補正内容】

【0071】

【発明の効果】請求項1の発明は、導電性基板と、導電性基板の一表面側に形成され酸化されたナノメータ単位の構造を有する多孔質のポリシリコン層と、該多孔質のポリシリコン層上に形成された金属薄膜とを備え、金属薄膜を導電性基板に対して正極として電圧を印加することにより金属薄膜を通して電子線を放射するものであつて、上記多孔質のポリシリコン層は、各グレインの表面が多孔質化され各グレインの中心部分では結晶状態が維持されているものであり、電圧の印加により生じた熱が上記結晶状態が維持された部分を伝導して外部に放出されて温度上昇が抑制されるので、電子放出特性の真空度依存性が小さく且つ電子放出時にポッピング現象が発生

せず安定して高効率で電子を放出することができ、また、導電性基板として単結晶シリコン基板などの半導体基板の他にガラス基板などに導電性膜を形成した基板などを使用することもできるから、従来のように半導体基板を多孔質化した多孔質半導体層を利用する場合やスピント型電極に比べて、電子源の大面積化及び低コスト化が可能になるという効果がある。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0072

【補正方法】変更

【補正内容】

【0072】請求項2の発明は、導電性基板と、導電性基板の一表面側に形成され窒化されたナノメータ単位の構造を有する多孔質のポリシリコン層と、該多孔質のポリシリコン層上に形成された金属薄膜とを備え、金属薄膜を導電性基板に対して正極として電圧を印加することにより金属薄膜を通して電子線を放射するものであつて、上記多孔質のポリシリコン層は、各グレインの表面が多孔質化され各グレインの中心部分では結晶状態が維持されているものであり、電圧の印加により生じた熱が上記結晶状態が維持された部分を伝導して外部に放出されて温度上昇が抑制されるので、電子放出特性の真空度依存性が小さく且つ電子放出時にポッピング現象が発生せず安定して高効率で電子を放出することができ、また、導電性基板として単結晶シリコン基板などの半導体基板の他にガラス基板などに導電性膜を形成した基板などを使用することもできるから、従来のように半導体基板を多孔質化した多孔質半導体層を利用する場合やスピント型電極に比べて、電子源の大面積化及び低コスト化が可能になるという効果がある。

フロントページの続き

(51) Int. Cl. 6

H 01 J 29/04
31/12

識別記号

F I

H 01 J 29/04
31/12

C

This Page is inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT OR DRAWING
- BLURED OR ILLEGIBLE TEXT OR DRAWING
- SKEWED/SLANTED IMAGES
- COLORED OR BLACK AND WHITE PHOTOGRAPHS
- GRAY SCALE DOCUMENTS
- LINES OR MARKS ON ORIGINAL DOCUMENT
- REPERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.
As rescanning documents *will not* correct images
problems checked, please do not report the
problems to the IFW Image Problem Mailbox